

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-114377

(43)Date of publication of application : 21.04.2000

(51)Int.Cl. H01L 21/82

(21)Application number : 10-282613

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 05.10.1998

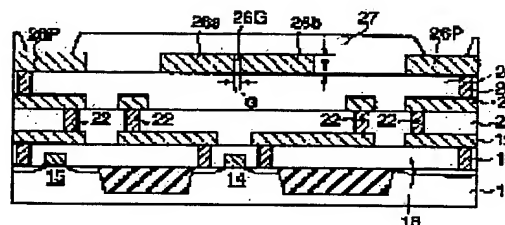
(72)Inventor : KOIKE HIDETOSHI

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To obtain stable operation even after an anti-fuse is used by forming a hollow part which a passivation film does not enter inside a gap of an antifuse covered with a passivation film.

**SOLUTION:** A first layer insulation film 16, a second layer insulation film 20 and a third layer insulation film 24 are deposited one by one all over a silicon board 11 and flattened. An aluminum wiring layer is deposited on the third layer insulation film 24, the aluminum wiring layer is subjected to patterning, and anti-fuse wirings 26a, 26b with a specified gap 26G are formed in an aluminum wiring layer. The entirety of such an aluminum wiring layer is covered by depositing a passivation film such as a silicon nitride film. In the process, deposited silicon nitride forms a hollow part which a passivation film does not enter in a space inside a clearance of the gap G. As a result, an anti-fuse can be connected effectively and yield can be improved.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-114377

(P2000-114377A)

(43)公開日 平成12年4月21日(2000.4.21)

(51)Int.Cl.<sup>7</sup>

H 0 1 L 21/82

識別記号

F I

H 0 1 L 21/82

テーマコード(参考)

R 5 F 0 6 4

審査請求 未請求 請求項の数7 O L (全 5 頁)

(21)出願番号

特願平10-282613

(22)出願日

平成10年10月5日(1998.10.5)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 小池 英敏

神奈川県横浜市磯子区新杉田町8番地 株  
式会社東芝横浜事業所内

(74)代理人 100058479

弁理士 鈴江 武彦 (外6名)

Fターム(参考) 5F064 DD26 EE06 EE23 EE60 FF28

FF29 FF30 FF32 FF33 FF34

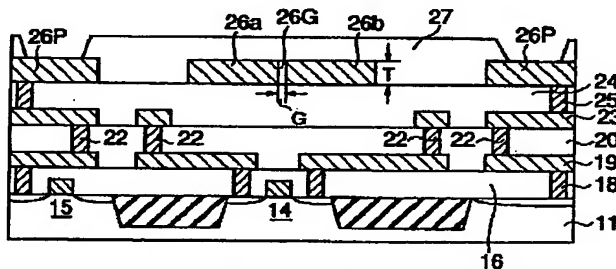
FF42

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 アンチヒューズ使用後も安定な動作を行い得る半導体装置を提供することを目的とする。

【解決手段】 多層配線構造の最上層のメタル配線層にアンチヒューズを形成し、このアンチヒューズのギャップ26G内に中空部が残るようにバッシベーション膜27で覆うようにし、レーザによりアンチヒューズ配線26a、26b端部が熔融してこのギャップ26G内の中空部で接続するように構成される。



## 【特許請求の範囲】

【請求項1】 半導体基板上にギャップを有するメタル配線層で形成したアンチヒューズを含み、このアンチヒューズはパッシベーション膜で被覆され、前記アンチヒューズのギャップ内には前記パッシベーション膜が侵入しない中空部が形成されていることを特徴とする半導体装置。

【請求項2】 前記アンチヒューズはアルミ、シリコン、コバルト、タングステン、カーボン、タンタル、チタン、銅、ニッケル、モリブデンおよびルテニウムのいずれか1つまたはこれらの組み合わせからなることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記アンチヒューズが形成されたメタル配線層の下層には、前記アンチヒューズの直下に形成されたダミー配線パターンを含む下層メタル配線層が形成されていることを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記ダミー配線パターンの更に下層には配線または半導体素子が形成されていることを特徴とする請求項3に記載の半導体装置。

【請求項5】 前記アンチヒューズの表面に金属の酸化膜が形成されていることを特徴とする請求項1ないし4項のいずれか1項に記載の半導体装置。

【請求項6】 前記アンチヒューズのギャップが1ミクロン以下であることを特徴とする請求項1ないし5項のいずれか1項に記載の半導体装置。

【請求項7】 前記アンチヒューズのギャップのアスペクト比が1以上であることを特徴とする請求項1ないし6項のいずれか1項に記載の半導体装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、アンチヒューズを有する半導体装置に関する。

## 【0002】

【従来の技術】半導体メモリの高密度化、大容量化に伴ってチップ全体が無欠陥であることを要求することは不可能になっており、不良セルが含まれていてもこれを予め形成されているリダンダンシ回路のスペアセルで救済する方法がメモリLSIおよびメモリを混載したLSIで広く用いられている。不良セルに替わってスペアセルを使用するためには、通常テスターによって不良セルの番地を記憶した後、ポリシリコンやアルミなどの配線層で形成されたヒューズをレーザによって切断し、不良セルに替わってスペアセルが選択されるように構成する技術がある。

## 【0003】

【発明が解決しようとする課題】しかしながら、このようにヒューズをレーザによって切断するには有る程度大きなエネルギーを必要とするために、このヒューズが形成された配線層の下方に配線あるいは半導体素子などが

形成されているとこれらに大きなダメージを与えることになる。このことがLSIの集積度を更に向上できない一つの原因となっている。

【0004】一般にヒューズとなる配線層として最上層のアルミ配線を用いることができればレーザを直接照射できるので工程上は都合が良いが、最上層のアルミ配線は低抵抗化のために1ミクロン以上の厚膜となっており、その他の配線層の厚さの0.6ミクロン以下と比べるとはるかに厚い。このため、最上層のアルミ配線をヒューズに用いるとその切断に大きなエネルギーのレーザを用いなければならず、必然的にヒューズの下方には配線や素子を形成できないために集積度の向上は望めなかった。

【0005】そこで、レーザによってアルミ等の金属層を切断する代わりに配線層に予め形成されたギャップの両側の金属層をレーザで溶かして接続するアンチヒューズを用いて冗長回路を動作させる技術が提案されている。このアンチヒューズを用いるとヒューズを切断するよりもずっと弱いエネルギーで接続できるので、その下方に配線や素子を形成するうえで有利となる。

【0006】しかしながら、このアンチヒューズを最上層に形成すると、レーザによる接続部分が露出しているために機械的、化学的に安定性が低く、その後の回路の動作が不安定になる恐れがある。そこで、この発明は、アンチヒューズ使用後も安定な動作を行い得る半導体装置を提供することを目的とする。

## 【0007】

【課題を解決するための手段】この発明の半導体装置は、半導体基板上にギャップを有するメタル配線層で形成したアンチヒューズを含み、このアンチヒューズはパッシベーション膜で被覆され、前記アンチヒューズのギャップ内には前記パッシベーション膜が侵入しない中空部が形成されていることを特徴として構成されている。上記の構成によりパッシベーション膜を介してレーザを照射することでギャップの部分に接続できるので、アンチヒューズの接続後の動作が安定する。

## 【0008】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。図1乃至図5はこの発明を3層メタル配線LSIに適用した第1の実施の形態の製造工程を示す図である。

【0009】まず、図1においてシリコン基板11上に複数の素子分離領域12a、12bを形成し、この素子分離領域12a、12bで分離された素子形成領域には拡散層13でなる受動素子や拡散層14a、14bとゲート電極14cとで構成されるMOSFET14、あるいは拡散層15a、15bとゲート電極15cとで構成されるMOSFET15のような能動素子を形成する。

【0010】次に図2のように、BPSG膜のような第1層間絶縁膜16をシリコン基板11の全面に堆積し、

通常のCMP法を用いてこの第1層間絶縁膜16を平坦化する。ついで、夫々の拡散層13、14a、14b、15a、15bに対してフォトリソグラフィ法を用いて第1コンタクトホール17が第1層間絶縁膜16を貫通して形成される。これらの第1コンタクトホール17にはCVD法を用いて第1タングステン18が埋め込まれる。この第1タングステン18のそれぞれの先端部は拡散層13、14a、14b、15a、15bに接続される。

【0011】その後、第1層間絶縁膜16の上にはアルミ層が全面に堆積され、フォトリソグラフィ法を用いて所定の形状の第1アルミ配線層19がパターンニングにより形成される。

【0012】つぎに、図3においてSiO<sub>2</sub>膜のような第2層間絶縁膜20を第1アルミ配線層19上に堆積し、CMP法を用いてこの第2層間絶縁膜20を平坦化する。その後、この第2層間絶縁膜20には、第1アルミ配線層19との接続を行うための第2コンタクトホール21を所定箇所に開口し、この第2コンタクトホール21にはCVD法を用いて第2タングステン22が埋め込まれる。

【0013】さらに、第2層間絶縁膜20の上にはアルミ層が全面に堆積され、フォトリソグラフィ法を用いて所定の形状の第2アルミ配線層23としてパターンニングする。

【0014】つぎに、図4に示すようにSiO<sub>2</sub>膜のような第3層間絶縁膜24を第2アルミ配線層23上に堆積し、CMP法を用いてこの第3層間絶縁膜24を平坦化する。その後、この第3層間絶縁膜24に第2アルミ配線層23との接続を行うための第3コンタクトホールを所定箇所に開口し、この第3コンタクトホールにはCVD法を用いて第3タングステン25が埋め込まれる。

【0015】さらに、第3層間絶縁膜24の上にはアルミ層が全面に堆積され、フォトリソグラフィ法を用いて所定の形状の第3アルミ配線層26としてパターンニングする。この第3アルミ配線層26には所定のギャップ26Gを有するアンチヒューズ配線26a、26bが含まれる。このアンチヒューズのギャップ26Gの幅寸法Gは例えば1ミクロン以下に設定される。

【0016】最後に、この第3アルミ配線層26全体が窒化シリコン膜(Si<sub>3</sub>N<sub>4</sub>)のようなバッシベーション膜27を堆積することで覆われる。このとき、アンチヒューズのギャップ26Gの間隙Gは僅かに1ミクロン以下の寸法に形成されているから、この堆積された窒化シリコンはこのギャップ26Gの間隙G内の空間を全て埋めるようには入り込まずに内部に中空部が残る。

【0017】なお、この実施の形態では、堆積時にギャップ26G内にバッシベーション膜27が入り込まないようにするため、第3アルミ配線層26のアンチヒューズ配線26a、26bの膜厚Tを1ミクロン、ギャップ

26Gの幅を1ミクロンとしたが、一般的にはこのギャップ26Gの高さと幅の比、すなわちアスペクト比を1以上に設定すれば良好な結果が得られる。

【0018】このバッシベーション膜27はフォトリソグラフィ法を用いてエッチングされ、第3アルミ配線層26の一部の開口部を形成してパッド部26Pを形成する。

【0019】このように、多層配線構造の最上層である第3アルミ配線層26にアンチヒューズ配線26a、26bの間に間隙Gを形成したアンチヒューズを形成し、バッシベーション膜27で覆ってギャップ26Gの内部に中空部を残す構成としたことにより、このアンチヒューズ配線26a、26bに接続されたリダンダンシ回路を使用するためにギャップ26Gの近傍にバッシベーション膜27を介して外部からレーザビームを照射すると、このレーザビームのエネルギーを受けてアンチヒューズ配線26a、26bの対向部分が溶融して、ギャップ26Gの内部の中空部で互いに接続されることになる。なお、このバッシベーション膜27はレーザを良く透過させるので、レーザエネルギーは効率良くアンチヒューズの接続に用いられ、しかも接続部分がアンチヒューズの接続後もバッシベーション膜27で覆われているので、信頼性が高い。

【0020】このとき、照射されたレーザビームのエネルギーの大部分はアンチヒューズ配線26a、26bの対向部分で吸収されてこれらの部分の溶融に使われることになり、その下層にはあまり到達しないが、僅かに到達したレーザビームは第3、第2の層間絶縁膜24、20で吸収されて、最下層のMOSFET14までは到達しない。

【0021】なお、レーザビームのエネルギーを受けて、アンチヒューズ配線26a、26bの対向部分がギャップ26Gの内部の中空部で溶融して互いに接続される際に、用いられているアルミが高温になるので、その表面が熱酸化されて化学的、機械的に安定なアルミナとなり、コロージョンを起こす心配がない。

【0022】この実施の形態では、多層配線構造の最上層である第3アルミ配線層26にアンチヒューズ配線26a、26bの間に間隙Gを形成したアンチヒューズを形成したが、アルミ以外に、シリコン、コバルト、タングステン、カーボン、タンタル、チタン、銅、ニッケル、モリブデンおよびルテニウムのいずれか1つまたはこれらの組み合わせを用いてメタル配線を形成し、このメタル配線の形成時にアンチヒューズを形成するようにすれば、同様に良好なアンチヒューズとして使用できるとともに、工程数の増加もない。

【0023】図6はこの発明を3層メタル配線LSIに適用した他の実施の形態の製造工程の最終段階を示す断面図であり、図5に示した実施の形態と異なる所はアンチヒューズのギャップ26Gの直下にメタルによるダミ

一パターンDPが形成されていることのみである。したがって、図6の構成において、半導体基板11の上に第1層間絶縁膜16、第1アルミ配線層19、第2層間絶縁膜20を順次形成する工程は図1、図2に示したものと全く同じである。

【0024】さらに、第2層間絶縁膜20の上にはアルミ層が全面に堆積され、フォトリソグラフィ法を用いて所定の形状の第2アルミ配線層23としてパターンニングするが、この際、MOSFET14の丁度真上の位置にダミーパターンDPが同時に形成される。このダミーパターンDPの形成は第2アルミ配線層23のパターンニングの際に同時に形成されるので、製造時に工程数が増加することもない。このダミーパターンDPは他のアルミ配線層23がタングステンコンタクト22を介して第1アルミ配線層19と接続されているのに対して、いずれの回路素子にも接続されておらず、電氣的にフローティングの状態となるが、たとえば接地電位に接続されるようにしてもよい。

【0025】ダミーパターンDPを含む第2アルミ配線層23のパターンニングが終ると、図4に示した工程と同様に、SiO<sub>2</sub>膜のような第3層間絶縁膜24を第2アルミ配線層23上に堆積し、CMP法を用いてこの第3層間絶縁膜24を平坦化する。その後、この第3層間絶縁膜24にダミーパターンDPを除いて第2アルミ配線層23との接続を行うための第3コンタクトホールを所定箇所に開口し、この第3コンタクトホールにはCVD法を用いて第3タングステン25が埋め込まれる。さらに、第3層間絶縁膜24の上にはアルミ層が全面に堆積され、フォトリソグラフィ法を用いて所定の形状の第3アルミ配線層26としてパターンニングする。この第3アルミ配線層26には所定のギャップ26Gを有するアンチヒューズ配線26a、26bが含まれる。

【0026】最後に、この第3アルミ配線層26全体が窒化シリコン膜(Si<sub>3</sub>N<sub>4</sub>)のようなバッシベーション膜27を堆積することで覆われ、パッド26Pを形成するためにエッチングによるパターンニングが行われ、図6に示した3層メタル配線LSIが形成される。

【0027】図6の構成においても、アンチヒューズ配線26a、26bに接続されたリダンダンシィ回路を使用するためにギャップ26Gの部分にバッシベーション膜27を介して外部からレーザービームを照射すると、このレーザービームのエネルギーを受けてアンチヒューズ配線26a、26bの対向部分が溶融してギャップ26Gの内部の中空部で互いに接続されることになる。

【0028】ここでも、バッシベーション膜27はレーザーを良く透過させるので、レーザーエネルギーは効率良くアンチヒューズの接続に用いられ、しかも接続部分がアンチヒューズの接続後もバッシベーション膜27で覆われているので、信頼性が高い。また、照射されたレーザービームのエネルギーの大部分はアンチヒューズ配線26

a、26bの対向部分で吸収されてこれらの部分の溶融に使われることになり、その下層にはあまり到達しないが、僅かに到達したレーザービームは第3の層間絶縁膜24の下層に形成されたダミーパターンDPで確実に吸収されて、それより下層のMOSFET14までは到達しない。

【0029】図7(a)は図5に示したアンチヒューズの部分を上面からみた図であり、アンチヒューズ配線26a、26bの互いに対向する端面間に間隙Gを介してギャップ26Gを形成してあるが、このI字型のギャップ26Gの長さはアンチヒューズ配線26a、26bの幅と同じ寸法となっている。したがって、この端部を溶融するためのレーザービームのスポット径SPは、例えば図に示すようにアンチヒューズ配線26a、26bの幅とほぼ同じ寸法に設定されることで効率よくアンチヒューズの接続を行うことができる。

【0030】図7(b)は図6に示したアンチヒューズとダミーパターンDPの部分を上面からみた図であり、この場合は、アンチヒューズ配線26a、26bの互いに対向する端面間に間隙Gを介してギャップ26Gを形成してあるが、このギャップ26Gを介したアンチヒューズ配線26a、26bの対向部分はT型であり、ギャップ26Gの長さは例えばアンチヒューズ配線26a、26bの幅の約2倍程度になっている。したがって、この端部を溶融するためのレーザービームのスポット径SPが図7(a)の場合と同じであったとしても、アンチヒューズ配線26a、26bの幅より広い部分で溶融、接続が行われるので、より効率よくアンチヒューズの接続を行うことができ、歩留まりが向上する。

【0031】その他、アンチヒューズの先端の形状として、凸型と凹型との組み合わせ、櫛形と櫛形の組み合わせ、あるいはL型と逆L型の組み合わせであっても同様に溶融、接続の効率が向上し、歩留まりの向上が期待できる。

【0032】

【発明の効果】以上詳述したようにこの発明によれば、アンチヒューズのギャップ内に中空部が残るようにアンチヒューズをバッシベーション膜で覆うようにしたので、アンチヒューズ使用後も安定な動作を行うことが可能な半導体装置を提供することができる。

【図面の簡単な説明】

【図1】この発明による一実施の形態の3層メタル配線LSIのシリコン基板上の製造工程図。

【図2】図1に続く第1層間絶縁膜および第1アルミ層の形成工程図。

【図3】図2に続く第2層間絶縁膜および第2アルミ層の形成工程図。

【図4】図3に続く第3層間絶縁膜およびアンチヒューズを含む第3アルミ層の形成工程図。

【図5】図4に続くバッシベーション膜の被覆工程図。

【図6】この発明による他の実施の形態の3層メタル配線LSIの最終の製造工程を示す断面図。

【図7】図5および図6の実施の形態に用いられるアンチヒューズのギャップ部分の形状を夫々示す平面図。

【符号の説明】

11…シリコン基板

\* 14…MOSFET

24…第3層間絶縁膜

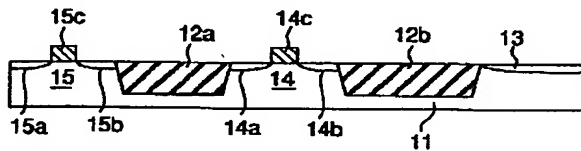
26a, 26b…アンチヒューズ配線

26G…ギャップ

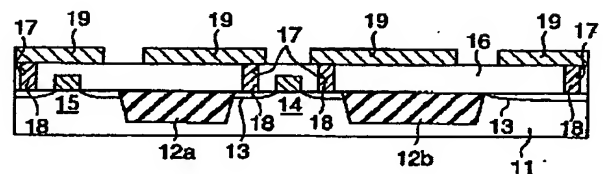
27…パッシベーション膜

\*

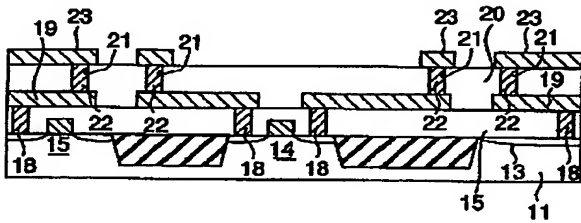
【図1】



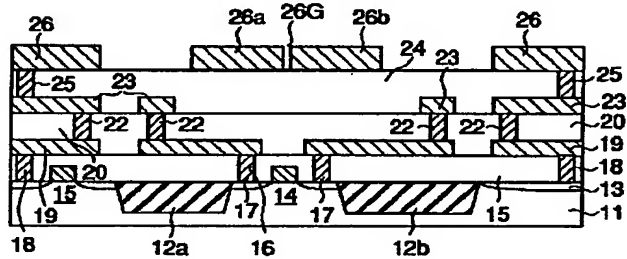
【図2】



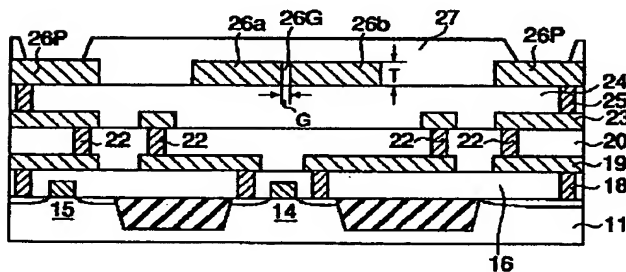
【図3】



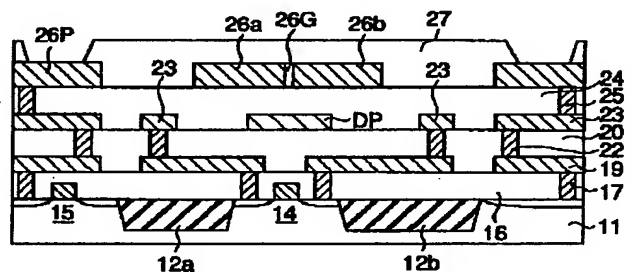
【図4】



【図5】

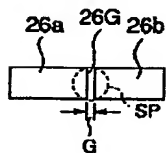


【図6】



【図7】

(a)



(b)

